

Requested document:	<a href="#">JP11224858 click here to view the pdf document</a>
---------------------	--

## CLEANING METHOD FOR CVD APPARATUS

Patent Number:

Publication date: 1999-08-17

Inventor(s): SAIGO SHINGO

Applicant(s): NIPPON ELECTRIC KAGOSHIMA LTD

Requested Patent: ☐ [JP11224858](#)

Application Number: JP19980025599 19980206

Priority Number(s): JP19980025599 19980206

IPC Classification: H01L21/205; C23C16/44; H01L21/3065; H01L21/31

EC Classification:

Equivalents: JP3112880B2

---

### Abstract

PROBLEM TO BE SOLVED: To form a thin film of high quality and high productivity in film formation using a CVD device. SOLUTION: In a CVD processor for forming a thin film on a substrate by a CVD method, a gas containing fluorine is introduced inside the CVD processor, plasma is generated, the inside of a chamber is cleaned, and then the coating processing of the inside of the chamber and a hydrogen plasma processing are executed successively. In this case, as the gas containing the fluorine, NF<sub>3</sub> gas is used. In this manner, after the inside of the CVD device has been cleaned, a thin film is formed.

---

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-224858

(43) 公開日 平成11年(1999) 8月17日

(51) Int.Cl.<sup>8</sup> 識別記号  
H 0 1 L 21/205  
C 2 3 C 16/44  
H 0 1 L 21/3065  
21/31

F I  
H 0 1 L 21/205  
C 2 3 C 16/44 J  
H 0 1 L 21/31 C  
21/302 N

審査請求 有 請求項の数 6 O L (全 6 頁)

(21) 出願番号 特願平10-25599

(22) 出願日 平成10年(1998) 2月6日

(71) 出願人 000181284

鹿児島日本電気株式会社  
鹿児島県出水市大野原町2080

(72) 発明者 西郷 伸吾

鹿児島県出水市大野原町2080 鹿児島日本  
電気株式会社内

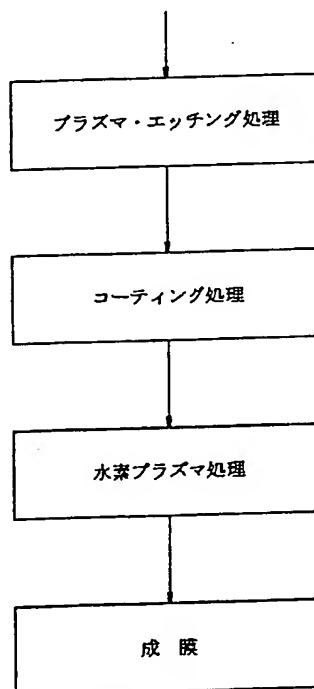
(74) 代理人 弁理士 京本 直樹 (外 2 名)

(54) 【発明の名称】 CVD装置のクリーニング方法

(57) 【要約】

【課題】 CVD装置を用いる成膜で、高品質で生産性の高い薄膜が形成できるようにする。

【解決手段】 CVD法により基板上に薄膜成膜を行うCVD処理装置において、上記CVD処理装置内にフッ素含有のガスを導入してプラズマを発生させチャンパー内を洗浄した後、このチャンパー内のコーティング処理と水素プラズマ処理とを順次施すようにする。ここで、上記フッ素含有のガスとしてNF<sub>3</sub>、ガスが用いられる。このようにして、CVD装置内をクリーニングしてから薄膜を成膜する。



## 【特許請求の範囲】

【請求項1】 CVD法により基板上に薄膜の形成を行うCVD処理装置において、前記CVD処理装置内にフッ素含有のガスを導入してプラズマを発生させ反応室内を洗浄した後、前記反応室内のコーティング処理と水素プラズマ処理とを順次施すことを特徴とするCVD装置のクリーニング方法。

【請求項2】 前記反応室内のコーティング処理と水素プラズマ処理とを連続して2回以上繰り返すことを特徴とする請求項1記載のCVD装置のクリーニング方法。

【請求項3】 前記CVD法により基板上に形成する薄膜と前記コーティング処理で反応室内に形成する薄膜とが同一の材料で構成されるようにすることを特徴とする請求項1または請求項2記載のCVD装置のクリーニング方法。

【請求項4】 前記コーティング処理で反応室内にプラズマ窒化シリコン膜が形成されることを特徴とする請求項1、請求項2または請求項3記載のCVD装置のクリーニング方法。

【請求項5】 前記CVD法により基板上に形成する薄膜が窒化シリコン膜とアモルファスシリコン膜の積層膜であることを特徴とする請求項1または請求項2記載のCVD装置のクリーニング方法。

【請求項6】 前記フッ素含有のガスがNF<sub>3</sub>、ガスであることを特徴とする請求項1から請求項5のうち1つの請求項に記載のCVD装置のクリーニング方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はCVD装置内のクリーニング方法に関し、特に残留ガスを容易に除去できるCVD装置のクリーニング方法に関する。

【0002】

【従来の技術】半導体装置あるいは表示用デバイス等で使用される薄膜トランジスタ（以下、TFTという）の製造では、プラズマ励起ガスをを用いたCVD法により成膜される珪素系薄膜が多用される。ここで、このような珪素系薄膜には、アモルファスシリコン膜、窒化シリコン膜等がある。

【0003】しかし、通常のプラズマCVD装置によるこのような珪素系薄膜の成膜時には、装置のチャンパー壁に反応物質が付着する。そして、このような付着物が剥がれてパーティクルとなる。そこで、ガラス基板にカラー液晶等の表示用デバイスを製造する場合には、10枚以下のガラス基板に対して製品成膜作業を行った後、チャンパー内のプラズマ・クリーニングを行うことが必須となる。

【0004】このプラズマ・クリーニングの方法として、特開平62-214175号公報、特開平63-267430号公報に記載されている技術がある。両技術とも、プラズマCVD装置内で所定の薄膜を成膜後、チ

ャンパー内にNF<sub>3</sub>、ガスを導入して付着物を除去するのである。そして、前者（以下、第1の従来例と記す）では、さらに水素と窒素との混合ガスをプラズマにしてフッ素を除去する。また、同様に後者（以下、第2の従来例と記す）では、水素プラズマ処理を施してフッ素を除去する。

【0005】また、別のプラズマ・クリーニングの方法として、特開平2-240267号公報に記載されている技術がある。この方法（以下、第3の従来例と記す）では、成膜後にフッ素を含有するガスをを用いてCVD装置内をプラズマ・エッチングする。そして、このエッチング後に、予めCVD装置のチャンパー内壁をプラズマ窒化シリコン膜でコーティングし、その後、CVD法で所定の薄膜を形成する。このようにすることで、SiO<sub>2</sub>膜、PSG膜などの薄膜内に含まれるフッ素量が低減するものとしている。

【0006】

【発明が解決しようとする課題】しかし、先述した従来のCVD装置のクリーニング技術では、以下に述べるような問題点がある。

【0007】すなわち、第1の従来例では、クリーニング処理の時間が長くなることである。この方法では、通常のCVD装置での処理時間が30分程度になってしまう。このために、ガラス基板に表示デバイスを量産製造する場合に、この長い処理時間で製造コストが大幅に上昇するようになる。

【0008】また、第2の従来例では、第1の従来例の場合より更にクリーニング処理時間が長くなり、上記表示デバイスの生産性が低下するようになる。

【0009】そして、第3の従来例では、CVD装置のチャンパー内に残留するフッ素の成膜での影響を取りきれないという問題がある。この場合の問題は、CVD装置で積層する薄膜を連続して堆積させるときに顕著に現れる。これについては、本発明との比較で詳細に説明される。

【0010】また、この第3の従来例では、成膜中にコーティング膜がチャンパー壁から剥離し、表示デバイスの歩留まりが大幅に低下するという問題が生じる。

【0011】本発明の目的は、CVD装置を用いる薄膜成膜で上記のような問題を解決し、高品質で生産性の高い半導体装置あるいは表示デバイスの量産製造を容易にするためのCVD装置のクリーニング方法を提供することにある。

【0012】

【課題を解決するための手段】このために本発明のCVD装置のクリーニング方法は、CVD法により基板上に薄膜の形成を行うCVD処理装置において、前記CVD処理装置内にフッ素含有のガスを導入してプラズマを発生させ反応室内を洗浄した後、前記反応室内のコーティング処理と水素プラズマ処理とを順次施すようにする。

あるいは、前記反応室内のコーティング処理と水素プラズマ処理とを連続して2回以上繰り返すようにする。

【0013】ここで、前記CVD法により基板上に形成する薄膜と前記コーティング処理で反応室内に形成する薄膜とが同一の材料で構成されるようにする。そして、前記コーティング処理では反応室内にプラズマ窒化シリコン膜が形成される。

【0014】なお、前記CVD法により基板上に形成する薄膜が窒化シリコン膜とアモルファスシリコン膜の積層膜になるように選択される。そして、前記フッ素含有のガスとしてNF<sub>3</sub>が用いられる。

【0015】フッ素含有のガスを用いてCVD装置内を洗浄すると、チャンバー（反応室）内にフッ素ガスが残留するようになる。そこで、予め、チャンバー内をプラズマ窒化シリコン膜等でコーティング処理し、上記残留のフッ素ガスをプラズマ窒化シリコン膜等の薄膜中に取り込み捕獲する。そして、水素プラズマ処理を行うと、生成する水素ラジカルと上記薄膜表面に残留するフッ素とが反応しフッ化水素となりチャンバー外に排気される。このようにして、成膜前のチャンバー内が清浄化されるようになる。

【0016】

【発明の実施の形態】次に、図1と図2とに基づいて本発明の実施の形態について説明する。ここで、図1はプラズマCVD処理装置を示す図であり、図2は、図1に示すプラズマCVD装置を用いてプラズマ・クリーニングする場合の本発明の代表的なフロー図である。

【0017】以下、初めにプラズマCVD装置について説明する。図1に示すように、プラズマCVD装置は、プラズマ反応室であるチャンバー1内に平行平板型の高周波電極2と接地電極3、接地電極3上に載置されるガラス基板4、接地電極3を所望の温度に保つためのヒーター5、接地電極3を上下に動かすための昇降装置6および高周波電源7を有している。そして、チャンバー1内にプラズマ励起する反応ガスを導入するためのガス供給装置8を備えている。ここで、例えば、反応ガスとしてSiH<sub>4</sub>、NH<sub>3</sub>、N<sub>2</sub>、H<sub>2</sub>、NF<sub>3</sub>、等が使用される。更には、反応生成ガス等をチャンバー1から排気するために用いられるガス排気装置9を備えている。

【0018】このようなプラズマCVD装置を用いたプラズマ・クリーニング方法についてその概略を図2に基づいて説明する。

【0019】図2に示すように、初めにプラズマ・エッチング処理を行う。このプラズマ・エッチング処理は、図1で説明したチャンバー1内にNF<sub>3</sub>等のフッ素含有のガスを導入し、高周波電極2と接地電極3間に高周波電力を供給しフッ素含有ガスをプラズマ励起することで行われる。なお、ここで、接地電極3上にはガラス基板4は載置されていない。このプラズマ励起されたフッ素ガスにより、チャンバー1内壁の付着物が除去され、チ

ャンバー内が洗浄される。

【0020】次に、チャンバー1内のコーティング処理を行う。このコーティング処理は、図1に示すチャンバー1内にSiH<sub>4</sub>、NH<sub>3</sub>、N<sub>2</sub>を導入し高周波電極2と接地電極3間に高周波電力を供給することで行われる。上記の反応ガスはプラズマ励起し、チャンバー1の内壁等にプラズマ窒化シリコン膜がコーティングされるようになる。すなわち、反応室内が薄膜でプラズマ・コーティングされる。

【0021】次に、チャンバー1内の水素プラズマ処理を行う。この水素プラズマ処理は、図1に示すチャンバー1内にH<sub>2</sub>を導入し高周波電極2と接地電極3間に高周波電力を供給することで行われる。上記のH<sub>2</sub>ガスはプラズマ励起し、チャンバー1内フッ素ガス、特に上記反応室内の薄膜表面に析出するフッ素ガスを完全に除去するようになる。

【0022】このようにしてチャンバー1内をプラズマ・クリーニングした後、接地電極3上にガラス基板4を載置し、窒化シリコン膜、アモルファスシリコン膜等の薄膜を堆積させる。

【0023】また、本発明では水素プラズマ処理後、更にコーティング処理を施してから成膜工程に入ってもよい。

【0024】次に、具体的に第1の実施の形態で本発明を説明する。以下、上記のようなプラズマCVD装置を用いてガラス基板上にプラズマ窒化シリコン膜とアモルファスシリコン膜とを積層して形成する場合を説明する。

【0025】ガス排気装置9を用いて、チャンバー1内のガス圧力を0.4~0.6 Torrに保持し、ガス供給装置8を通してNF<sub>3</sub>ガスを1000 cc/min流量でチャンバー1内に導入する。そして、13.56 MHzの高周波電源7で1.2 kWの高周波電力を高周波電極2と接地電極3間に印加する。このようにして、チャンバー1内の付着物をエッチング除去する。

【0026】次に、チャンバー1内のガス圧力を0.8~2.0 Torrに保持し、ガス供給装置8を通してSiH<sub>4</sub>ガスを150 cc/min流量、NH<sub>3</sub>を750 cc/min流量、N<sub>2</sub>を2000 cc/min流量でチャンバー1内に導入する。そして、13.56 MHzの高周波電源7で800 Wの高周波電力を高周波電極2と接地電極3間に印加する。このようにして、チャンバー1内に膜厚0.4 μmのプラズマ窒化シリコン膜で第1のコーティングをする。

【0027】次に、チャンバー1内のガス圧力を0.8~2.0 Torrに保持し、ガス供給装置8を通してH<sub>2</sub>ガスを1500 cc/min流量でチャンバー1内に導入する。そして、13.56 MHzの高周波電源7で200 Wの高周波電力を高周波電極2と接地電極3間に印加し、チャンバー1内の水素プラズマ処理を行うよう

にする。

【0028】さらに、チャンパー1内のガス圧力を0.8~2.0 Torrに保持し、ガス供給装置8を通してSiH<sub>4</sub>ガスを150 cc/min流量、NH<sub>3</sub>を750 cc/min流量、N<sub>2</sub>を2000 cc/min流量でチャンパー1内に導入する。そして、13.56 MHzの高周波電源7で800 Wの高周波電力を高周波電力2と接地電力3間に印加する。このようにして、チャンパー1内に膜厚0.1 μmのプラズマ窒化シリコン膜で第2のコーティングをする。

【0029】このようなCVD装置内のプラズマ・クリーニングでは、所要時間は15分以下になるようにできる。例えば、NF<sub>3</sub>ガスによるプラズマ・エッチング処理時間は10分程度に、第1のコーティング時間は1分以下に、水素プラズマ処理の時間は3分程度に、そして、第2のコーティング時間は1分以下に設定でき、全工程時間は15分以下になる。

【0030】以上のようにしてCVD装置内をプラズマ・クリーニングした後、表示デバイスを形成するためにガラス基板上に窒化シリコン膜とアモルファスシリコン膜とを積層して堆積させる。ここで、窒化シリコン膜はTFTのゲート絶縁膜となり、アモルファスシリコン膜はTFTのチャネル領域となる。

【0031】具体的には、チャンパー1内の接地電極3上にガラス基板4を載置し、チャンパー1内のガス圧力を1.5 Torrに保持し、ガラス基板4の温度を300℃にする。そして、ガス供給装置8を通してSiH<sub>4</sub>ガスを150 cc/min流量、NH<sub>3</sub>を750 cc/min流量、N<sub>2</sub>を2000 cc/min流量でチャンパー1内に導入する。そして、13.56 MHzの高周波電源7で1600 Wの高周波電力を高周波電力2と接地電力3間に印加する。このようにして、膜厚0.1 μmの窒化シリコン膜をガラス基板4表面に形成する。

【0032】引き続き、チャンパー1内のガス圧力を1.0 Torrにし、ガラス基板4の温度を300℃にしたままで、ガス供給装置8を通してSiH<sub>4</sub>ガスを1500 cc/min流量、H<sub>2</sub>を2800 cc/min流量でチャンパー1内に導入する。そして、13.56 MHzの高周波電源7で1200 Wの高周波電力を高周波電力2と接地電力3間に印加する。このようにして、上記窒化シリコン膜上に積層して膜厚0.1 μmのアモルファスシリコン膜を堆積させる。

【0033】次に、本発明の効果について図3と図4に基づいて説明する。図3は、上記第1の実施の形態で説明した方法により成膜した積層膜中のフッ素の量をSIMS分析した結果を示している。また、図4は、比較のために、上記第3の従来例の方法で同様に成膜した積層膜中のフッ素の量をSIMS分析した結果を示している。これらのグラフでSiNは窒化シリコン膜のことであり、a-Siはアモルファスシリコン膜のことであ

る。

【0034】なお、上記第3の従来例では、プラズマ・エッチングの条件はNF<sub>3</sub>、ガスを使用した上記実施の形態と同一になるように設定された。また、プラズマ窒化シリコン膜によるコーティング条件も上記実施の形態での第1のコーティングと同一になるように設定された。

【0035】図3から判るように、本発明の方法では、窒化シリコン膜中には約 $6 \times 10^{18}$ 原子/cm<sup>3</sup>、窒化シリコン膜とアモルファスシリコン膜との界面には約 $3 \times 10^{18}$ 原子/cm<sup>3</sup>、アモルファスシリコン膜中には約 $5 \times 10^{18}$ 原子/cm<sup>3</sup>のフッ素がそれぞれ存在する。

【0036】これに対して、図4から判るように、従来の方法では、窒化シリコン膜中には約 $2 \times 10^{19}$ 原子/cm<sup>3</sup>、窒化シリコン膜とアモルファスシリコン膜との界面には約 $3 \times 10^{19}$ 原子/cm<sup>3</sup>、アモルファスシリコン膜中には約 $2 \times 10^{19}$ 原子/cm<sup>3</sup>のフッ素がそれぞれ存在する。

【0037】図3と図4を比較して明らかなように、本発明の方法では、成膜した薄膜中のフッ素の量が大幅に低減する。特にアモルファスシリコン膜中のフッ素の量は、従来の方法に比較して2桁ほど低減するようになる。また、アモルファスシリコン膜と窒化シリコン膜の界面では、フッ素の量は従来の方法に比較し1桁程度低減するようになる。

【0038】また、本発明でのコーティング処理で用いられるプラズマ窒化シリコン膜は、チャンパーを構成する材料との接着性が非常に高く、膜剥離の問題がない。このために、成膜中のパーティクル発生はほとんどなくなる。

【0039】このように積層膜中のフッ素量が低減してくると、膜が高品質になりTFTの信頼性が大幅に向上するようになる。

【0040】次に、第2の実施の形態でもって本発明を説明する。この方法は、先述した第1の実施の形態で説明した方法に、さらに、水素プラズマ処理と第2のコーティングとを追加するものである。ここで、水素プラズマ処理の条件、第2のコーティング条件は第1の実施の形態で説明したものと同一になるようにしてよい。

【0041】このプラズマ・クリーニング後に、窒化シリコン膜とアモルファスシリコン膜とを積層した場合には、膜中のフッ素量は第1の実施の形態より更に低減するようになる。

【0042】本発明の特徴であるプラズマ・エッチング処理後のコーティング処理と水素プラズマ処理の条件は、上述したものに限定されない。

【0043】コーティング処理では、チャンパー内のガス圧力を0.8~2.0 Torrに保持し、SiH<sub>4</sub>ガスを100~200 cc/min流量、NH<sub>3</sub>を500~1000 cc/min流量、N<sub>2</sub>を1000~300

0cc/min流量に設定する。そして、13.56MHzの高周波電力を600~1000Wの範囲に設定する。このようにして、チャンバー内に膜厚0.3~0.5μmのプラズマ窒化シリコン膜で第1のコーティングをする。なお、第2のコーティングでは、プラズマ窒化シリコン膜の膜厚を0.05~0.2μmにする。

【0044】水素プラズマ処理では、チャンバー1内のガス圧力を0.8~2.0 Torrに保持し、H<sub>2</sub>ガスを1000~2000cc/min流量に設定する。そして、13.56MHzの高周波電力を50~500Wに設定し、チャンバー内の水素プラズマ処理を行う。ここで、接地電極3の温度を200~300℃に設定してもよい。

【0045】本発明の方法において、フッ素系ガスによるプラズマ・エッチング処理後の第1のコーティングの役割は、チャンバー内の残留フッ素をプラズマ窒化シリコン膜中に取り込むことである。そして、水素プラズマ処理の役割は、チャンバー内の残留フッ素、特に上記コーティング処理で形成したプラズマ窒化シリコン膜表面に析出するフッ素をフッ化水素にしガス排気装置を通してチャンバー外に排気除去することである。さらに、第2のコーティングの役割は、水素プラズマ処理で排気除去できなかったフッ素をさらに膜中に取り込むことである。

【0046】なお、本発明のプラズマ・クリーニングでは、プラズマ・エッチング処理後、コーティング処理と水素プラズマ処理とを更に繰り返してもよい。これを繰り返すことで膜中のフッ素量あるいはその他の不純物は更に低減し、高品質の薄膜が形成されるようになる。ここで、最終段階の水素プラズマ処理を省略してもよい。これによりプラズマ・クリーニング時間が短縮される。

【0047】以上の実施の形態の説明では、コーティング処理でプラズマ窒化シリコン膜が用いられたが、その他のCVD法により堆積される薄膜であってもよい。なお、この場合にチャンバー内に堆積する薄膜には、膜剥離しないものを選択するのがよい。

【0048】また、水素プラズマ処理では、H<sub>2</sub>ガスを用了られたが、その他水素と窒素の混合ガスが使用されてもよい。

【0049】

【発明の効果】以上に説明したように、本発明のCVD装置のクリーニング方法は、CVD法により基板上に薄膜成膜を行うCVD処理装置において、上記CVD処理

装置内にフッ素含有のガスを導入してプラズマを発生させチャンバー内を洗浄した後、このチャンバー内のコーティング処理と水素プラズマ処理とを順次施すようにする。ここで、上記CVD法により基板上に形成する薄膜とコーティング処理でチャンバー内に形成する薄膜とが同一の材料で構成されるようにする。

【0050】具体的には、上記コーティング処理ではチャンバー内にプラズマ窒化シリコン膜が形成される。また、上記CVD法により基板上に形成する薄膜は、窒化シリコン膜とアモルファスシリコン膜の積層膜である。そして、上記フッ素含有のガスとしてNF<sub>3</sub>、ガスが用いられる。

【0051】このようにすることで、CVD装置のチャンバー内に残留するフッ素ガスの影響を短時間ではば完全に除去できるようになる。そして、プラズマCVD法等でもって高品質の薄膜が容易に成膜できるようになる。

【0052】また、成膜中にコーティング膜がチャンパー壁から剥離することはなくなり、表示デバイス等の歩留まりが大幅に向上する。

【0053】このようにして、本発明は、高品質で生産性の高い半導体装置あるいは表示デバイスの量産製造を容易にする。

【図面の簡単な説明】

【図1】本発明の実施の形態を説明するためのCVD装置の説明図である。

【図2】本発明の実施の形態を説明するためのフロー図である。

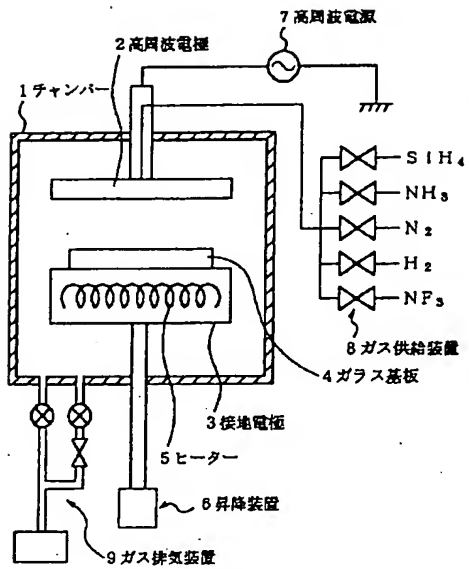
【図3】本発明の効果を説明するためのSIMS分析結果を示す図である。

【図4】従来の技術で形成する薄膜のSIMS分析結果を示す図である。

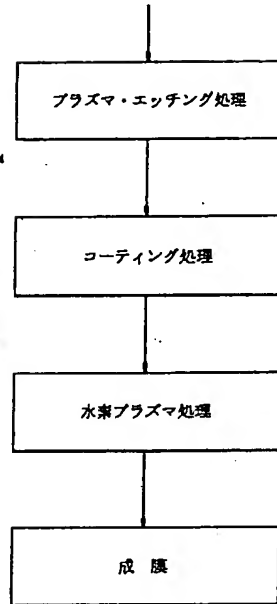
【符号の説明】

- 1 チャンバー
- 2 高周波電極
- 3 接地電極
- 4 ガラス基板
- 5 ヒーター
- 6 昇降装置
- 7 高周波電源
- 8 ガス供給装置
- 9 ガス排気装置

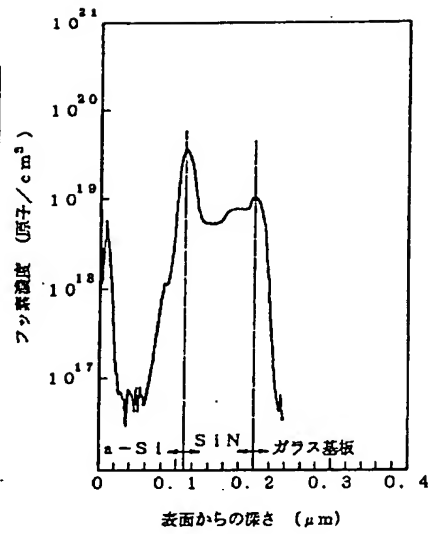
【図1】



【図2】



【図3】



【図4】

